

〈特別研究課題〉 パワー半導体型低圧直流遮断器の構築と遮断限界評価

助成研究者 名古屋大学 横水 康伸



パワー半導体型低圧直流遮断器の構築と遮断限界評価

横水 康伸
(名古屋大学)

Low-Voltage DC Circuit Breaker Constructed of Power Semiconductor and Its Current Interrupting Ability

Y. Yokomizu
(Nagoya University)

Abstract :

A SiC-MOSFET was applied to a low-voltage direct current interruption technology to construct a model low-voltage DC circuit breaker. By considering the dependence of drain-source resistance on gate-source voltage, a circuit configuration of circuit breaker components was contrived to operate the DC interruption. This circuit breaker provides the following function: adjustment of the time constant τ_{GS} of a gate-source voltage v_{GS} permits control of current breaking properties such as a current interrupting capability and a current interrupting time. The breaking experiment of a rush DC was made for the model circuit breaker designed with τ_{GS} of 5 ms to find out the current breaking properties. The model circuit breaker proved to interrupt the DC at an interrupting time of 14 ms or less and to break the current of 240 A or lower.

As the advanced control, the two-step reduction in the gate-source voltage v_{GS} was furthermore contrived. This method achieves very fast decay in the voltage v_{GS} at τ_{GS} of several micro second and subsequently reduces the voltage v_{GS} at τ_{GS} of several milli second. Current experimental results showed that this control leads the model circuit breaker to achieve the higher current interrupting capability.

1. はじめに

低圧直流給電システムは、電話通信業務における電力伝送設備などで利用されている。近年では、直流システムの利用による高効率・高信頼性電力伝送⁽¹⁾を期待して、インターネットデータセンター(IDC)での電力伝送設備への直流適用⁽²⁾⁻⁽⁵⁾が検討されている。さらには、分散型電源、蓄電池および家電機器との親和性の観点から、家庭内配線への直流利用も検討されている⁽⁶⁾⁻⁽⁷⁾。したがって、直流給電システムは、低電圧伝送分野において、今後ますます拡充していくことが予想される⁽⁸⁾。

低圧系システムでは、配線用遮断器が設置される。しかし、同遮断器は、直流遮断にあたっては、直流電流を限流し、電流零点を造成しなければならない。このため、交流にくらべて、直流電流の遮断達成は困難なものになる。

一方、IGBT(Insulated Gate Bipolar Transistor)のようなパワー半導体デバイスはパワーエレクトロニクス分野で利用されている。その定格容量は年々大きくなっており、低圧給電システムには十分な大きさに達している⁽⁹⁾とともに、パワー半導体デバイスはスイッチング機能を有している。したがって、このデバイスを利用したアークレス型直流遮断器を構成することが考えられる。しかし、交流用遮断器についての検討例⁽¹⁰⁾⁻⁽¹²⁾は見られるが、直流用遮断器に関する検討例は少ないと思われる。

パワー半導体デバイスとして、前述されたSi系IGBTの他に、近年ではSiC系素子が開発検討され、その定格電圧・定格電流は高電圧化・大電流化に向い、ついには1000V-100AクラスのSiC系MOS-FET(Metal Oxide Semiconductor Field Emission Transistor)が販売されている。しかし、SiC系パワー半導体のスイッチング機能を電流遮断に適用した試作器は皆無と考えられる。

上述のような背景のもと、本研究の目的は、SiC系MOSFETのスイッチング機能を電流遮断に適用することであり、アークレス型モデル低圧直流遮断器を構築し、その遮断過程および遮断能力を明らかにすることである。本報告では、はじめにモデル低圧直流遮断器の回路構成を述べている。次いで、同モデル遮断器に直流80A~280Aの直流電流遮断を課し、限流遮断過程を測定するとともに、遮断時間および遮断能力を測定している。なお、節2.1で述べるように、ここでのモデル遮断器による限流遮断過程では、Gate-Source間(G-S間)電圧 v_{GS} を15Vから時間の経過とともに、言い換えれば、ある一定の時定数で低下させている。この低下にともなって、Dorain-Source間(D-S間)抵抗を高抵抗に推移させ、直流電流を限流遮断させている。本方式を1段階低下方式と呼ぶことにする。

上記の研究進行過程において、G-S間電圧 v_{GS} を2段階時定数にて低下させること、すなわち2段階低下方式の着想に至り、さらにはその制御回路を考案している。本研究では、初期期間では時定数0.05msで、次期間では5msで電圧 v_{GS} を低下させている。この仕様を有するSiC系MOSFET型モデル器に直流電流の遮断を課し、遮断過程を測定するとともに、2段階低下方式の効果を検討している。

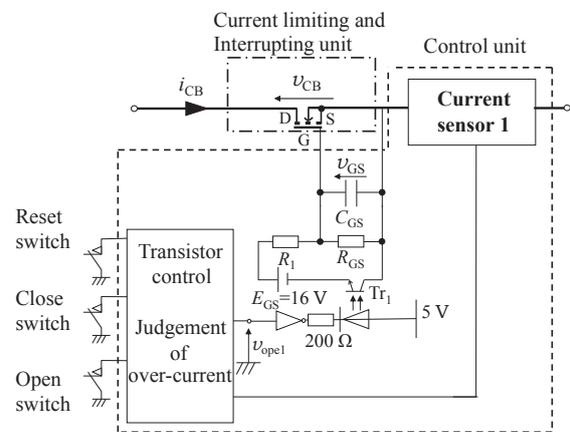


図1. SiC-MOSFETを適用した低圧用直流遮断器の回路図 (1段階低下方式)

2. 限流遮断機能を具備したモデル直流遮断器(1段階低下方式)

2.1 基本仕様

図1は、モデル遮断器の回路構成を示している。SiC-MOSFETのG-S間には、キャパシタ(静電容量 C_{GS})および抵抗素子(抵抗 R_{GS})が並列に接続されている。抵抗素子 R_{GS} には、抵抗素子(抵抗 R_1)とトランジスタ Tr_1 (飽和電圧約1V)を介して、直流電圧源 (出力電圧 E_{GS} :約16V)が接続されている。同遮断器は以下のように電流の通電および遮断動作を行う。

- 1) 電流通電時：電圧信号 v_{ope1} を5Vに設定することによって、トランジスタ Tr_1 を導通状態に維持する。この維持によって、キャパシタ C_{GS} の端子電圧は15Vに保たれるとともに、これによりゲート・ソース間電圧 v_{GS} も15Vに保たれるので、MOSFETのコレクタ・ソース間抵抗 r_{CS} は低抵抗状態となり、同素子を通じて系統電流が流れる。
- 2) 遮断動作時：電流 i_{CB} がある閾値を超えると、その i_{CB} は過大な電流であると判定される。その判定によって、電圧信号 v_{ope1} が5Vから0Vにステップ状に低下し、トランジスタ Tr_1 を導通状態から非導通状態に変化させる。この直後から、キャパシタ C_{GS} の電荷が抵抗 R_{GS} を通じて放電し、 v_{GS} が15Vから時定数 $\tau = C_{GS} R_{GS}$ で指数関数的に低下する。 v_{GS} の低下に伴って、MOS-FETのコレクタ・エミッタ間抵抗 r_{CS} は次第に高い値に上昇するため、遮断器を流れる電流は限流される。 v_{GS} が約8V以下に低下すると、抵抗 r_{CS} は高抵抗となり、その結果、遮断器を流れる電流が0となり、遮断が達成される。

上述された遮断器では、時定数 $\tau = C_{GS} R_{GS}$ を調整することによって、以下をコントロールできる。

(i) 遮断時間(遮断開始から遮断完了までの時間)、(ii) 電流遮断過程に発生する過渡電圧、(iii) 電流遮断能力。

2.2 遮断実験方法

2.2.1 モデル遮断器の仕様

モデル器では、キャパシタンスの静電容量 C_{GS} を $1\mu F$ に設定した。また、抵抗素子の抵抗 R_{GS} を $5k\Omega$ に調整した。したがって、ゲート・ソース間電圧 v_{GS} は、限流遮断過程において、それぞれ時定数5msで低下する。同モデル遮断器には、SiC-MOSFETとして最大定格Collector-Emmitter間電圧1200V、最大定格Collector電流120Aのものを用いた。過大電流の判定閾値15Aとした。

2.2.2 測定方法

モデル遮断器を、抵抗器およびコイルを介して、直流電圧源(出力端子電圧 120V)に接続した。図2は、モデル遮断器への直流電流供給回路の等価回路を示している。抵抗器の抵抗 R を $0.46\sim 1.5\Omega$ に設定した。したがって、突入電流のピーク値 I_{rush} を $80\sim 260A$ に設定した。また、直流電流供給回路には、インダクタンスとして、i)電圧源の内部インダクタンス、ii)抵抗器に含有されるインダクタンスおよびiii)コイルのインダクタンスが存在する。図2では、これらインダクタンスの総和を L で表している。本実験では、 L を $0.17\sim 4.2mH$ に調整した。

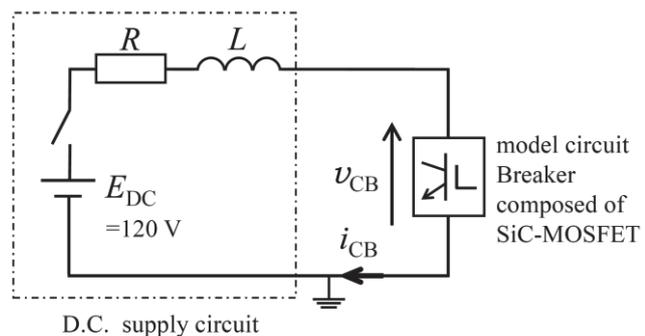


図2. 直流電流の供給回路

モデル遮断器を導通状態にした後、投入器の接点を閉じ、モデル遮断器に突入直流電流を流し、突入電流の遮断責務を課した。突入電流のピーク値 I_{rush} は、前述のように、80～260Aである。遮断過程において、G-S間電圧 v_{GS} 、モデル器を流れる電流 i_{CB} および遮断器端子間電圧 v_{CB} を測定した。測定結果から遮断の成否を判定し、モデル器の遮断限界を調べた。遮断成功の場合には、電流 i_{CB} の波形から遮断時間を読み取った。

2.3 測定結果

2.3.1 限流遮断プロセス

図3(a)は、G-S間電圧 v_{GS} を示している。時刻0msが遮断開始時刻にあたる。電圧 v_{GS} は時刻2.3msで10Vに低下し、その後も低下を継続する。図1(b)において、実線は突入電流80A条件下での電流波形を示している。モデル遮断器は時刻2.3msで限流を開始し、時刻9.7msで電流 i_{CB} を0Aに減少させる、すなわち電流を遮断している。したがって、電流 i_{CB} の測定波形から、遮断時間は9.7msであると言える。図1(b)において、破線は突入電流240A条件下での電流波形を示している。モデル器は14msで電流遮断を達成している。

図3(b)は、遮断器端子間電圧 v_{CB} を示している。電圧は過大電圧を示していない。したがって、ゲート・ソース間電圧の時定数を5msに設定することは、過大電圧の発生を防止できると言える。

図4は、突入電流250Aの場合に測定された波形を示している。同図(b)に示されるように、電流は時刻約2msで限流されはじめ、時刻7.9msで38Aに減少している。その後、電流は一転して増加している。すなわち、モデル遮断器は250Aの電流に対しては、電流遮断を達成できていない。

2.3.2 電流遮断能力と遮断時間

図5は各条件下で得られた遮断成否を示している。白抜きの点は遮断成功を、塗り潰した点は遮断失敗を表している。 $L = 0.17\text{mH}$ および 0.74mH の場合、モデル器はピーク値240A以下の電流の遮断に成功している。したがって、遮断限界は240Aであると言える。 $L = 4.2\text{mH}$ 条件下では、遮断限界は140Aに低下している。

本モデル器では、前述のように、時定数 τ_{GS} を5msに設定した。図6は遮断時間の測定値を示している。モデル器は本実験条件下では直流電流を8～14msで遮断できている。このことから、 τ_{GS}

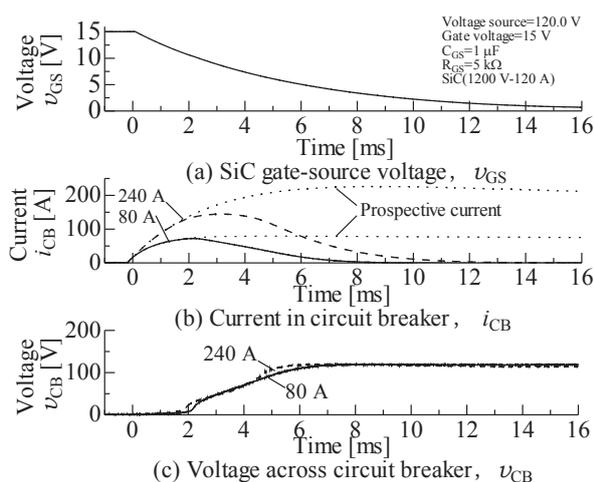


図3. モデル遮断器による限流遮断プロセス(突入電流: 80および240 A, 回路インダクタンス: 1.4 mH)

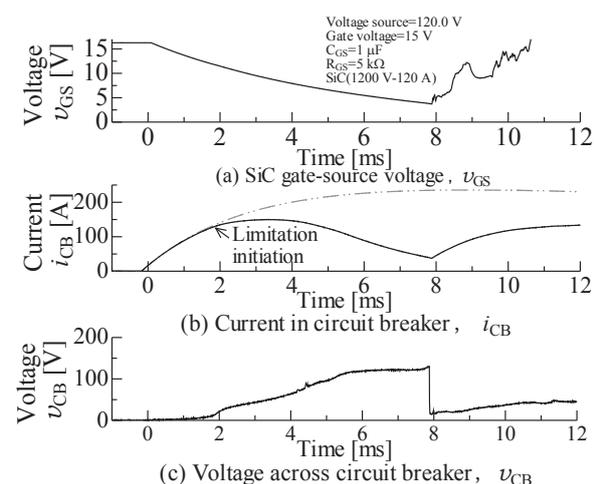


図4. モデル遮断器による限流遮断プロセス(突入電流: 250 A, 回路インダクタンス: 1.4 mH)

=5msの場合には、モデル器は14ms以内に遮断達成できると言える。

3. モデル直流遮断器—ゲート・ソース間電圧の2段階低下方式—

3.1 基本仕様

G-S間電圧 v_{GS} の2段階低下方式を採用したモデル遮断器の基本仕様を以下に述べる。

1. 平常時：実験で使用されるSiC-MOSFET(1200V-120A)の出力特性によれば、G-S間電圧 v_{GS} を15Vに設定すると、D-S間抵抗は約0.03 Ω の低抵抗値になる。そこで、モデル器においては、平常時には、 v_{GS} を15Vに保つことによって負荷電流をD-S間に通電させる。
2. 電流遮断時：同MOSFETの出力特性によれば、電圧 v_{GS} を15Vから低下させるにつれて、D-S間抵抗は高まるとはいうものの、 v_{GS} が約10~15VでのD-S間抵抗は0.1 Ω オーダであり、限流効果はほとんど現れない。そこで、モデル遮断器においては、(i) v_{GS} を早い時定数 $\tau_{GS,f}$ (3節での実験では、0.05ms)で15Vから10Vに低下させる。(ii) 次いで、 v_{GS} を時定数 $\tau_{GS,s}$ (3節での実験では、5ms)で低下させる。この期間では、遮断すべき電流は限流過程を経て遮断される。

3.2 突入電流遮断実験

3.2.1 実験方法

抵抗器(抵抗値 R)、コイル(インダクタンス L)および投入器を介して、モデル遮断器を出力端子電圧120Vの直流電源に接続した。次いで、 R を1.2あるいは0.6 Ω に、 L を4.2mHに設定した。モデル器にピーク値100Aおよび200Aの突入電流の遮断責務を課し、G-S間電圧 v_{GS} およびモデル器を流れる電流 i_{CB} を実測した。なお、過電流判定レベルを15Aとした。

3.2.2 実験結果

図7(a)はG-S間電圧 v_{GS} を、同図(b)は、ピーク値100 Aの突入電流に対する測定波形を示している。時刻0 msは過電流判定時刻に対応する。同図(a)に示されるように、G-S間電圧 v_{GS} は時刻0から0.025msにかけて15Vから10Vに急速に低下している。その後、電圧 v_{GS} は時定数5ms

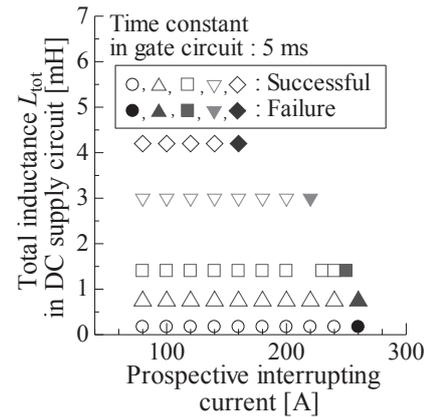


図5. モデル遮断器による直流電流の遮断成否

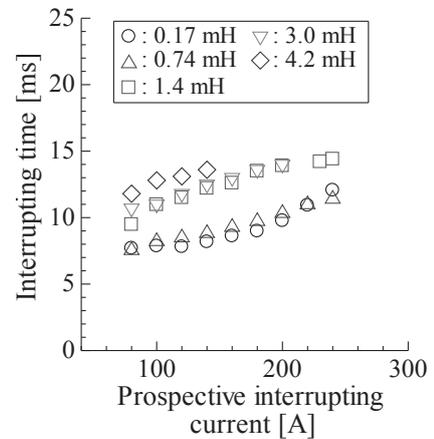


図6. 直流電流に対する遮断時間

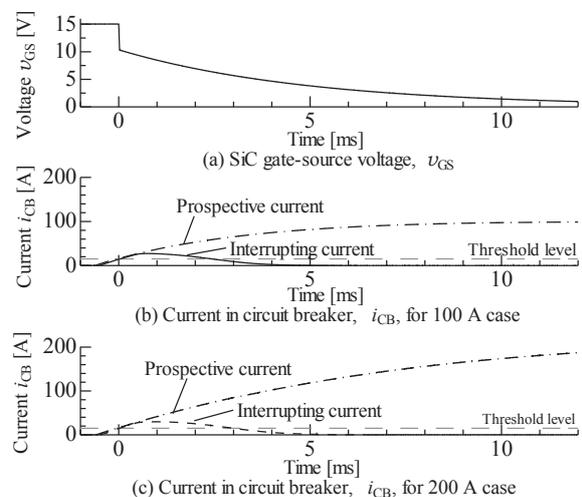


図7. 2段階方式を具備したモデル遮断器による直流電流プロセス

で減少し、時刻約0.6msで9Vになる。すなわち、G-S間電圧 v_{GS} を目論見どおり、2段階で低下させることに成功している。

図7(b)に示されるように、時刻約0.6msからモデル遮断器は限流動作を開始している。言い換えれば、過電流検知後のわずか0.6msで限流を開始していることを指摘できる。その後もモデル遮断器は限流を継続し、時刻5.8msで遮断を達成している。

図7(c)は、ピーク値200Aの突入電流に対する測定波形を示している。モデル器は、約0.6msで限流を開始し、時刻6.1msで遮断を達成している。この遮断時間は100A遮断の場合にほぼ等しく、遮断電流が大きくなっても、遮断時間はほとんど増加していない。

3.2.3 検討

G-S間電圧 v_{GS} を時定数5msのみで低下させたモデル遮断器に対して、第2節で述べたように、直流電流遮断実験を行ってきた。測定結果によれば、ピーク値100Aの突入電流に対する遮断時間は約13msであり、遮断限界は140Aと測定された。本報告に記した結果に限って言えば、2段階低下方式のモデル遮断器は、短い遮断時間を達成し、また高い遮断限界を有すると言える。

4. あとがき

SiC-MOSFET素子のスイッチング機能を低圧直流遮断技術に適用することを目的として、アーケレス型直流モデル遮断器を構築した。MOSFETのDrain-Source間抵抗がGate-Source間電圧によって制御できることに着眼し、本モデル遮断器による直流遮断法では、Gate-Source間電圧 v_{GS} を時間の経過とともに低下させている。SiC-MOSFETとして最大定格Collector-Emitter間電圧1200V、最大定格Collector電流120Aのものを用いた。本モデル遮断器を直流供給回路に接続し、モデル遮断器に対して突入電流80~260Aの直流の遮断責務を課した。得られた波形から、モデル遮断器の遮断能力および遮断時間を測定した。Gate-Source間電圧の時定数 $\tau_{GS}=5\text{ms}$ の場合、回路インダクタンス0.17mHおよび0.74mHの場合、モデル器はピーク値240A以下の電流の遮断に成功し、遮断能力は240Aであるとわかった。一方、回路インダクタンス3.0mHおよび4.2mH条件下では、遮断限界は200Aおよび140Aと測定された。一方、電流遮断成功した場合には、モデル器は本実験条件下では直流電流を8~14msで遮断できた。このことから、 $\tau_{GS}=5\text{ms}$ の場合には、モデル器は14ms以内に遮断達成できると言える。

次いで、Gate-Source間電圧 v_{GS} の低下方法に関して、次段階の着想に至った。すなわち、限流遮断にあたり、2段階の時定数でGate-Source間電圧 v_{GS} を低下させる、言い換えれば、初期段階ではGate-Source間電圧 v_{GS} を短い時定数 $\tau_{GS,f}$ で、その後、数ミリ秒の時定数 $\tau_{GS,s}$ で低下させることである。その実現に向けて、Gate-Source間電圧の制御回路を考案した。 $\tau_{GS,f}=0.05\text{ms}$ および $\tau_{GS,s}=5\text{ms}$ に設定し、2段階で低下できることに成功した。2段階低下方式を具備したモデル遮断器を構築し、直流電流の遮断を課し、遮断能力と遮断時間を測定した。本研究で得られた結果から判断して、Gate-Source間電圧 v_{GS} の2段階低下方式は、遮断時間の短縮だけでなく、遮断限界の向上にも有効であることが示された。

参考文献

- (1) An EPRI White Paper. "DC Power Production, Delivery and Utilization" (2006)

- (2) 田中憲光・馬場崎忠利：“データセンタ内における直流給電”，電気学会誌，Vol. 130, No. 5, pp. 289-292 (2010)
- (3) D. Salomonsson, L. Soder and A. Sannino:“Protection of Low-Voltage DC Microgrids”, IEEE Transactions on Power Delivery, Vol. 24, No. 3, pp. 1045 - 1053 (2009)
- (4) Gregory F. Reed, Brandon M. Grainger, Adam R. Sparacino, and Zhi-Hong Mao. “Ship to Grid: Medium-Voltage DC Concepts in Theory and Practice” , IEEE Power & Energy Magazine, Vol. 10, No.6, pp. 70-79 (2012)
- (5) 柿ヶ野 浩明・橋本 卓也・松村 洋平・黒谷 崇史・岩本 和多留・三浦 友史・伊瀬 敏史・百瀬 敏成・早川 秀樹：“住戸別に設置された分散電源の電力融通を行うDCマイクログリッドのミニモデルによる特性検証”，電気学会論文誌B, Vol. 128, No. 9, pp. 1099-1110 (2008)
- (6) 小新博昭：“住宅用直流配電システムの開発”，電気評論，Vol. 94, No. 3 (2009)
- (7) 藤岡透：“次世代高効率エネルギー利用型住宅システム技術開発・実証事業”，
<http://www.nedo.go.jp/content/100146282.pdf> (Access: 2011年10月15日)
- (8) 廣瀬圭一：“直流技術と応用の動向”，電気学会論文誌B, Vol. 131, No. 4, pp. 358-361 (2011)
- (9) 大橋 弘通：“最新のパワーデバイスの動向 シリコンパワーデバイスの限界と突破技術”，電気学会誌，Vol. 122, No. 3, pp. 168-171 (2002)
- (10) 横水康伸・松村年郎・藤田秀紀：“半導体デバイス固体遮断器における通電・遮断特性の評価”，電気学会 放電・開閉保護・高電圧合同研究会資料，ED-05-95/SP-05-33/HV-05-37 (2005)
- (11) M. M. R. Ahmed, Ghanim Putrus, Li Ran, and Roger Penlington: “Development of a Prototype Solid-State Fault-Current Limiting and Interrupting Device for Low-Voltage Distribution Networks” , IEEE Trans. on Power Delivery, Vol. 21, No. 4, pp. 1997-2005 (2006)
- (12) Christoph Meyer and Rik W. De Doncker: “Solid-State Circuit Breaker Based on Active Thyristor Topologies” , IEEE Transactions on Power Electronics, Vol. 21, No. 2, pp. 450-458 (2006)
- (13) 横水康伸・早瀬哲央・松村年郎. “限流機能付き固体遮断器による低圧直流遮断の基礎検討”，電気学会 放電/静止器/開閉保護合同研究会資料，ED-10-47/SA-10-63/SP-10-14 (2010)

発表実績(国際会議)

- (1) Yasunobu YOKOMIZU, Kazuma TAMAO, Ryosuke OHASHI, and Toshiro MATSUMURA: “Fundamental Current Interruption Experiment on Model Low-Voltage DC Circuit Breaker Composed of SiC-MOSFET” , The International Conference on Electrical Engineering 2016 (Naha). ID90328 (2016).

発表実績(国内大会)

- (1) 横水康伸, 玉尾一真, 大橋亮介, 松村年郎：「SiC-MOSFET型モデル遮断器の直流限流遮断

ーゲート・ソース間電圧の2段階低下方式ー]. 平成28年電気学会全国大会講演論文集, 6-027 (2016).

- (2) 横水康伸, 玉尾一真, 大橋亮介, 松村年郎: 「SiC-MOSFET型直流モデル遮断器の突入電流遮断限界と遮断時間」. 平成28年電気学会全国大会講演論文集, 6-028 (2016).