

〈一般研究課題〉 センサネットワークのための窒化物半導体集積
回路の検討

助成研究者 豊橋技術科学大学 岡田 浩



センサネットワークのための窒化物半導体集積 回路の検討

岡田 浩
(豊橋技術科学大学)

Investigation of nitride-based semiconductor integrated circuits for sensor network

Hiroshi Okada
(Toyohashi University of Technology)

Abstract :

Fabrication technology of nitride-based semiconductor electronic devices towards integrated circuits for sensor network has been studied. For formation of GaN-based metal-oxide-semiconductor (MOS) field-effect transistor (FET), which is a one of the key technology for realization of monolithic integrated circuit operable in various environment including high temperatures, deposition of thin SiO₂ film on GaN by atomic species enhanced chemical vapor deposition (ASECVD) proposed by our research group has been investigated. Fabricated SiO₂/GaN MOS diode showed superior characteristics with low leakage current density in current density versus electric field (J - V) characteristics as well as ideal capacitance-voltage (C - V) characteristics. We also investigated device isolation technique for formation of monolithic integrated circuit by Boron ion-implantation. Well-behaved MOSFET operation has been confirmed at room temperature and at 200°C in fabricated GaN-based MOSFETs. Monolithic integration of GaN-based transistors are studied for future sensor network application.

1. はじめに(研究目的)

センサネットワークや IoT 技術による安全・安心な生活や社会実現が囑望されている。例えば、橋梁などの構造物にセンサを埋め込み、劣化や歪みの状況をモニタリングが可能になれば、社会イ

ンフラの維持を人的・経済的な負担を増やさず合理的に行うことができる。この実現には個々のセンシング技術の進歩も重要であるが、常に問題になるのは、配線を介さずにセンサ動作に必要な電力供給したり、センサ信号の送受信に低消費電力で通信する技術が確立されていない点である。この解決には、高効率に電力伝送や情報通信が可能で、かつ小型化が可能な新たな半導体集積回路の実現が必要である。集積回路はこれまでシリコン半導体が用いられてきたが、青色 LED で知られる窒化物半導体は、高周波電力を高効率に制御する半導体材料としても大きなポテンシャルを有する。窒化物半導体は独立したトランジスタが商用されるようになってきたものの、複数のトランジスタを小型集積化する技術の検討は十分になされていない。

センサネットワークとして応用するためには、個々の素子を電氣的に絶縁して1枚の基板に集積するための素子分離技術や、長期安定動作にむけた素子構造の検討を行い、実際の集積回路の作製を通して検証を行なっていく必要がある。本研究では窒化物半導体を用いた集積回路の実現にむけた実験的な検討を行なった。

2. 検討結果

2.1 絶縁ゲート型トランジスタに向けた GaN MOS 構造の検討

図 1 に GaN を用いたトランジスタの構造を示す。トランジスタ構造についての大きな分類として、ゲート電極金属と半導体の接合に金属/半導体接合を用いたショットキーゲート型と、ゲート電極と半導体の間に絶縁体(誘電体)を挿入した絶縁ゲート構造が存在する。ショットキーゲート型では半導体の電位をより直接的に

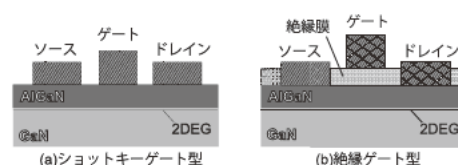


図1: (a) ショットキーゲート型トランジスタ構造、および(b) 絶縁ゲート型トランジスタ構造の断面模式図

制御することが可能であるが、金属/半導体界面のポテンシャル障壁は必ずしも高くはないことからリーク電流(ゲートリーク)を抑えることは難しい。また、高温環境下では金属と窒化物半導体の接合界面の反応を抑止することが困難であり、高温下での長期安定動作に課題を残すことになる。これに対し絶縁ゲート構造では、十分に広いバンドギャップを有する絶縁体を選択すれば高いポテンシャル障壁を生かしたゲートリーク電流の大幅な低減が可能であり、長期安定性も望める。本研究では、シリコン集積回路でも標準的に用いられているシリコン酸化膜 SiO_2 を絶縁体材料として検討した。 SiO_2 を採用した理由は、9eV という絶縁材料の中でも広いバンドギャップをもち、材料的にも広い温度範囲で安定であることや、集積回路作製技術としても多くの技術的な蓄積があるためである。

本研究では、 SiO_2 膜の形成に独自に開発した基底状態酸素原子を用いた化学気相堆積 (Atomic Species Enhanced Chemical Vapor Deposition: ASECVD) 法を用いた。ASECVD 装置の概念図を図 2 に示す。化合物半導体のデバイスプロセスでは、 SiO_2 の堆積には高周波プラズマにより直接的に化学反応を励起するプラズマ CVD 法が用いられるが、この手法では試料表面が高エネルギーのプラズマに直接的にさらされるため、過度に反応性の高いイオン種などに半導体表面へのダメージ導入回避が困難である。開発した ASECVD 法では、試料表面から離れた領域に表面波モードプラズマを発生させ、プラズマ中のイオン種を除去し、堆積反応を支援するのに十分な程エネルギーの基底状態酸素原子を試料表面に導入し、低いエネルギーで SiO_2 堆積反応が可能な有機化合物原料を用いて堆積を行う。[1, 2]

本研究では、 SiO_2 堆積の原料としてヘキサメチルジシラン ($\text{Si}_2\text{C}_6\text{H}_{18}$) と基底状態酸素原子 (O) を用いた。堆積温度は 350°C とし、予備実験としてこの手法で Si 基板上に堆積した SiO_2 膜のフーリエ変換赤外分光 (FT-IR) 法による評価から、 Si-O 結合に現れる振動スペクトル観測や、エリプソメトリー法により得られた屈折率 1.46 などの結果から良質の SiO_2 膜の形成を確認している。

絶縁ゲート型トランジスタを作る上で、最も重要なポイントとして絶縁体の電気絶縁性と半導体/絶縁体界面の特性があげられる。絶縁体堆積により半導体表面に欠陥準位が形成されると、欠陥準位の帯電によりゲート電界がスクリーニングされ、ゲートの ON/OFF の電界が半導体チャネルに届かず、ゲート制御性が低下する。これを評価するために、本検討では GaN 基板表面に SiO_2 膜を堆積して電気的特性を評価した。

図 3 に GaN MOS ダイオードの絶縁特性を示す電流密度-電界 (J - V) 特性の測定結果の例を示す。絶縁膜に印加された電界 $8\text{MV}/\text{cm}$ においても $10^{-8}\text{ A}/\text{cm}^2$ 以下の低い電流密度が観測された。この値は予備実験で Si 基板上に形成した SiO_2 膜のリーク電流特性とほぼ一致しており、 GaN 基板上においても基板の影響なく良質な絶縁膜が得られていることを示している。また、このリーク電流特性は、最も特性が優れているといわれる単結晶 Si の熱酸化 SiO_2 に比べれば劣るものの、CVD 法により堆積した膜では他の報告の中でもトップクラスの低いリーク電流特性である。一般的に良質な CVD 堆積膜を得るには、原料としてシラン (SiH_4) を用いる必要があり、有機シリコン原料を用いた堆積では炭素混入による絶縁特性の低下が問題となる。本検討で用いた堆積法は有機シリコン原料を用いているが、原料の効率的な分解と堆積反応が行われたことにより、絶縁膜として優れた特性をしめし、また、 GaN に対しても十分な電子障壁ポテンシャルが形成された良質な絶縁膜が形成されたものと考えられる。

図 4 に測定した C - V 特性の例を示す。測定は図中の挿入図に示すように $n\text{-GaN}$ に ASE-CVD 法により SiO_2 膜を堆積し、金属電極を形成した MOS ダイオードについて評価を行なった。測定データとともに、界面の影響がない理想曲線(点線)も合わせてプロットしている。図から明らかに、理想曲線に極めて近い結果が得られており、独自開発した SiO_2 堆積手法が絶縁体/半導体界面の形成に非常に有用であることを示すことができた。 C - V 特性から界面特性を示す指標である界面準位密度を Terman 法を用いて概算したところ、 $10^{11}\text{ cm}^{-2}\text{eV}^{-1}$ 前半の低い値が見積もられ、絶縁ゲート型トランジスタのゲート絶縁膜として良好な動作が期待できる特性であることが分かった。

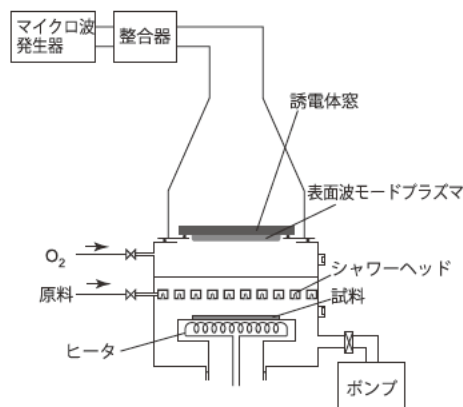


図2: 基底状態酸素原子を用いた化学気相堆積 (ASE-CVD) 法の装置概念図

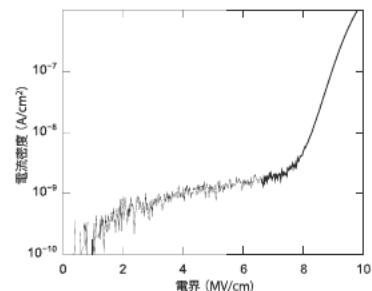


図3: SiO_2/GaN MOSダイオードの電流密度-電界(J - E) 特性の例

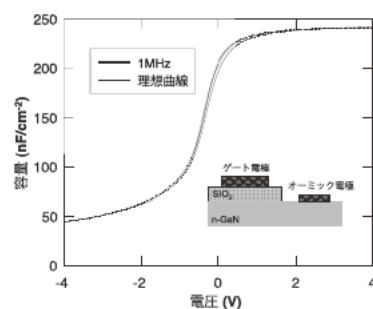


図4: SiO_2/GaN MOSダイオードの容量-電圧(C - V) 特性の例

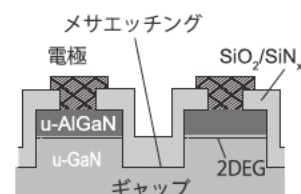
た。

2.2 モノリシック集積のためのイオン注入による素子分離技術の検討

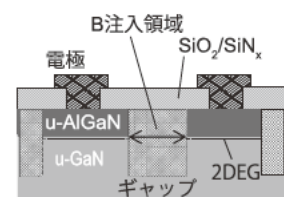
トランジスタなどの素子を1枚の基板の上にモノリシック集積するときに検討すべき課題として、それぞれの素子を電氣的に分離し、リーク電流を安定に抑制することが挙げられる。窒化物半導体デバイスでは、素子分離をする上では、半導体層をエッチングにより除去する方法が一般的に用いられており、メサ形の断面構造形状からメサエッチングを施した図 5(a) のようなアプローチがとられることが多い。窒化物半導体ヘテロ構造である AlGaIn/GaN 積層構造を使ったトランジスタである高電子移動度トランジスタ (HEMT) 構造では、AlGaIn/GaN の界面の良好な電子輸送特性を有する二次元電子ガス (2DEG) 層が形成され、トランジスタの電流が流れるチャネル層として用いられる。トランジスタ同士の電氣的分離には、この 2DEG が形成される部分を Cl_2 系ガスなどを用いたドライエッチングと呼ばれる手法により除去することになる。

ここで問題になるのは、ドライエッチングにより窒化物半導体表面に損傷が導入され、トランジスタの特性が損なわれることである。そこで本検討では、ドライエッチングの代わりにイオン注入により半導体層の特に 2DEG 部分に高抵抗領域を形成する手法である。窒化物半導体にホウ素 (B) を注入することで結晶性を部分的に劣化させ、高抵抗化する。本検討では B の注入条件として、半導体表面から深さ 300nm 程度の領域まで 10^{19} cm^{-3} 代のある程度均一な B 濃度分布となるように 110 keV と 30 keV の2段注入とした。イオン注入後に熱処理として N_2 ガスと NH_3 ガスの混合ガス雰囲気中で 1000°C で 2 分間の熱処理を行なった。メサエッチングの深さは表面から 300nm 程度となるようにエッチング条件を設定した。オーミック電極として Ti/Al/Ti/Au をリフトオフ法により形成し、メサエッチングによる素子分離とイオン注入による素子分離の電氣的特性の比較を行った。

図 6 に素子分離を行なった試料の電流-電圧特性を比較した結果を示す。ここでは AlGaIn/GaN のシングルヘテロ (SH) 構造のに誘起された 2DEG 層の電氣的接触をとった2つの電極の間をメサエッチングにより分離した結果(点線)と、B イオン注入により素子分離をした結果(細実線)を示している。両構造とも2DEG の抵抗から想定される電流を下回る電流値となったが、メサエッチングによる分離は、他の同様な実験の報告値 [3, 4] よりも電流値が2桁程度大きな値になった。報告 [3] において、ドライエッチングした窒化物半導体表面にシリコン窒化膜 (SiN_x) をパッシベーション保護膜として堆積するとリーク電流が増大したとの報告があり、今回の結果においてもエッチング領域に堆積した SiN_x 膜により素子分離領域の意図しない低抵抗化が生じた可能性がある。このように素子分



(a)メサエッチングによる素子分離



(b)イオン注入による素子分離

図5: 素子分離技術の検討に用いた試料断面構造。(a)エッチングによる素子分離、および(b)イオン注入による素子分離。

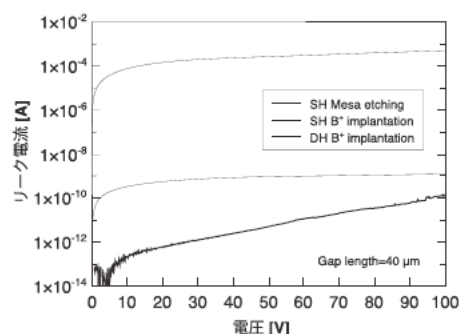


図6: 素子分離部分の電流-電圧特性の比較。

離領域が表面敏感であるのは集積回路応用上、好ましくない。

これに対して、B イオン注入により素子分離を行なった試料では十分な高抵抗化による大幅な電流低減が得られていることが分かる。イオン注入試料についても、表面にはメサエッチング試料同様、 $\text{SiO}_2/\text{SiN}_x$ のパッシベーション保護膜を堆積しており、メサエッチング試料で見られたようなリーク電流が表面敏感な振る舞いをしておらず、安定な素子分離が可能であることが示唆された。

イオン注入による素子分離では、注入イオンの到達深さ(注入比程)には限界があり、表面から数100nm 程度の領域に限られると考えられる。単純に注入時の加速エネルギーを上げれば飛程を伸ばすことは可能であるが、それだけイオン注入ダメージを誘引することになるためである。図 5 に示すように、メサエッチング法にしても、イオン注入による素子分離においても、素子分離領域の下は GaN 層で繋がっており、下の領域の抵抗率を上げることはイオン注入法単独では困難である。そこで、undoped GaN 層の下に AlGaIn 層を導入したダブルヘテロ構造 (DH 構造) を作成し、素子分離領域の下側の電流の回り込み抑制が可能かを試した。その結果が図 6 に太線で示した。DH 構造にすることで下側の AlGaIn 層をいれない SH 構造よりも電流が低減され、より完全な素子分離が可能担っていることがわかる。

2.3 集積回路作製の試作

これまでの検討結果を元に、GaN の絶縁ゲート型トランジスタ(MOS トランジスタ)を作製し、その特性評価を行なった。MOS トランジスタの酸化膜形成には、先に述べた ASECVD 法を用いて堆積を行なった。図 7 に示すように、良好な飽和特性ならびにゲート制御特性を得ることができた。トランジスタの閾値は、AlGaIn 層やゲート酸化膜の構造から計算されるゲート容量にほぼ一致しており、先にしめした $C-V$ 特性の結果からも良好なゲート制御特性が得られていることがトランジスタ構造にお

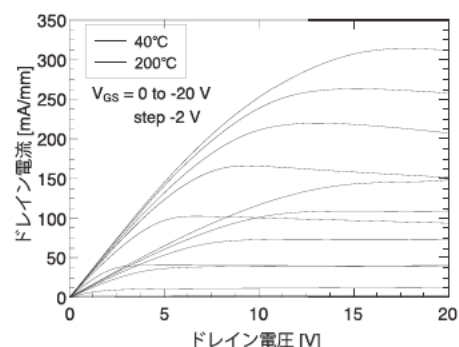


図7: 作製したGaN MOSトランジスタの動作特性の例。

いても実証された。試料ステージ温度が可変であるプローバシステムを用いて、同じトランジスタを 200℃ で動作させた時の特性を図 7 の実線で示す。温度上昇によりドレイン電流が減少しているが、ゲート制御性を含むトランジスタ特性が得られていることが分かる。ドレイン電流の減少は半導体中のフォノン散乱などによるキャリア移動度の低下によるものと考えられる。作製した構造では、 SiO_2 ゲート酸化膜の採用により、高温においてもゲートリーク電流の増加の効果的な抑制が得られた。ここには示していないが、この素子を再び室温に戻して再々度測定を行なったところ、初期の室温測定の結果を再現する結果が得られており、作製した構造が広い温度領域で安定な特性を有していることがわかった。

これまでに得られた結果を踏まえて、小規模な集積回路の試作を行なった。図 8 に試料の顕微鏡写真の例を示す。複数のトランジスタを組み合わせた回路として、エンハンスメント型の MOS トランジスタ (E-MOSFET) と、デプレッション型の MOS トランジスタ

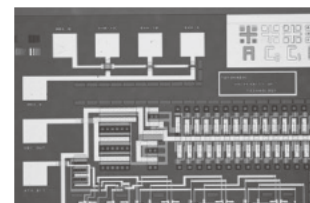


図8: 試作したGaN 集積回路の顕微鏡写真

(D-MOSFET) を組み合わせた E/D 型インバータにむけた検討を行なっている。E-MOSFET と D-MOSFET では閾値電圧が異なり、その閾値調整にはシリコン集積回路で用いられているチャネルへのイオン注入を用いた。GaN に対しては Si がドナー不純物として利用可能であり、イオン注入によるドーピング制御も行われている。しかしながら、GaN への Si のイオン注入は、一般的にコンタクト領域形成のための高濃度ドーピングが主であり、ドーピング濃度は $10^{19} \sim 10^{20} \text{ cm}^{-3}$ 台であることが多い。これに対しトランジスタの閾値調整では、数 V 程度の閾値のシフトのための不純物添加量は 10^{15} cm^{-3} 程度であり、イオン注入のドーズ量としては低ドーズと見積もられる。Si 集積回路では不純物の選択やイオン注入後の活性化プロセスが確立しているのに対し、窒化物半導体では熱処理技術を含めたイオン注入技術は発展途上の段階であり、特にイオン注入量が低濃度領域での制御性の知見は少ない。そこで、GaN の集積回路作製プロセスの要となる Si イオン注入技術に着目し、GaN への低濃度 Si イオン注入効果について MOS ダイオードの $C-V$ 特性評価から解析を行なった。その結果、閾値シフト量はイオン注入した Si の量に対して単純な線形関係にはならないものの、注入量に対して系統的に閾値変化が得られると見積もられた。[5] ここで得られた知見をもとに、E/D 型インバータ回路を作製し、インバータ回路動作を確認した。[6] 今後、得られた結果を検証し、回路設計のためのパラメータ抽出なども行なっていく予定である。

3. まとめ

本検討では窒化物半導体を用いた集積回路実現に向けた検討を行なった。センサーネットワークのような多様な環境で使用される集積回路のために、窒化物半導体を基板材料とする絶縁ゲート型のトランジスタのために、独自開発した ASECVD 法による SiO_2 膜を堆積した GaN の特性を評価し、良好な半導体/絶縁体界面の形成を示すデータ得ることができた。集積回路実現のための素子分離技術について検討するとともに、絶縁膜をゲート絶縁膜として採用した絶縁ゲートトランジスタを実際に作製し、室温から 200°C の広い温度領域においてゲートリーク電流の小さい良好なトランジスタ動作を確認した。窒化物半導体を用いた小規模集積回路として E/D インバータ回路の試作と評価を行なった。回路の基本特性について動作確認をすることができており、今後、素子構造や作製プロセスの改良を重ね、より高度な機能を有する回路作製へと研究を進めて行く予定である。

参考文献

- [1] H.Okada, K.Kawakami, T.Shinohara, T.Ishimaru, H.Sekiguchi, A.Wakahara, and M.Furukawa, “Chemical vapor deposition of silicon nitride film enhanced by surface-wave plasma for surface passivation of AlGaN/GaN device,” AIP Conf. Proc., 1659, 41 (2015).
- [2] H.Okada, M.Baba, M.Furukawa, K.Yamane, H.Sekiguchi, and A.Wakahara, “Formation of SiO_2 film by chemical vapor deposition enhanced by atomic species extracted from a surface-wave generated plasma,” AIP Conf. Proc., 1807, 020006 (2017).
- [3] Z.H.Liu, G.I.Ng, H.Zhou, S.Arulkumaran, and Y.K.T.Maung, “Reducing surface leakage current and trapping effects in AlGaN/GaN high electron mobility transistors on silicon with

- SiN/Al₂O₃ passivation,” Appl. Phys. Lett., 98, 113506 (2011).
- [4] F.Hemmi, C.Thomas, Y.-C.Lai, A.Higo, A.Guo, S.Warnock, J.A.del Alamo, S.Samukawa, T.Otsuji and T.Suemitsu, “Neutral beam etching for device isolation in AlGaIn/GaN HEMTs,” Phys. Stat. Solidi A, 214 (3), 1600617 (2017).
- [5] 岡田浩、横山太一、三輪清允、山根啓輔、若原昭浩、関口寛人、「窒化物半導体集積回路プロセスの検討 -Si イオン注入による閾値調整の試み-」、電子情報通信学会技術研究報告 ED2019-26,CPM2019-17,SDM2019-24 (2019-05)
- [6] H.Sekiguchi, K.Miwa, K.Yamane, A.Wakahara, and H.Okada, “GaN-based Inverter by Monolithic Integration of Threshold Controlled MOSFETs,” Compound Semiconductor Week 2019, MoP-G-10 (Nara, May 19-23) (2019).

